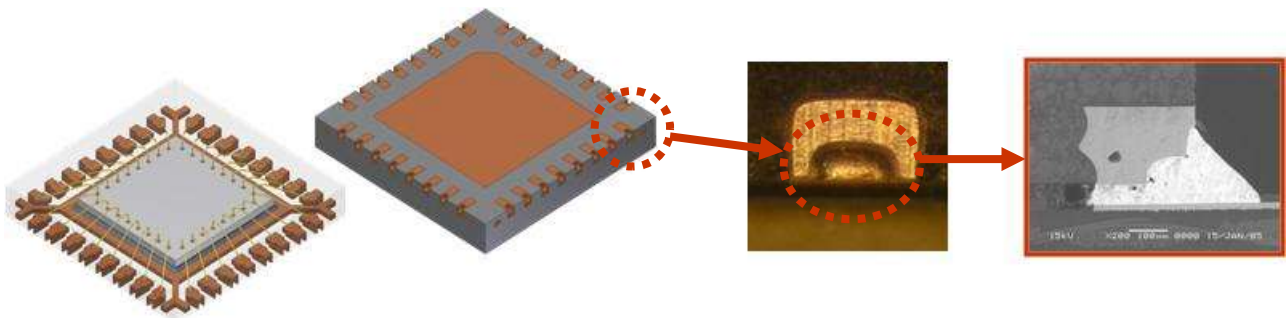


## Cuフレームタイプ

# ビアホール付きパッケージ

### 特長

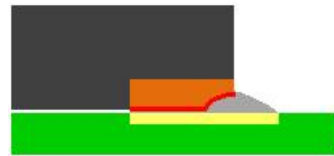
- 端子部分の特殊加工により確実なはんだフィレットの形成ができ、高いはんだ付け品質の実現と実装後の外観検査性が向上する特許技術を使ったパッケージを提供いたします。



### はんだ付け状態イメージ



標準的な  
ノンリードパッケージ



ビアホール付き  
ノンリードパッケージ

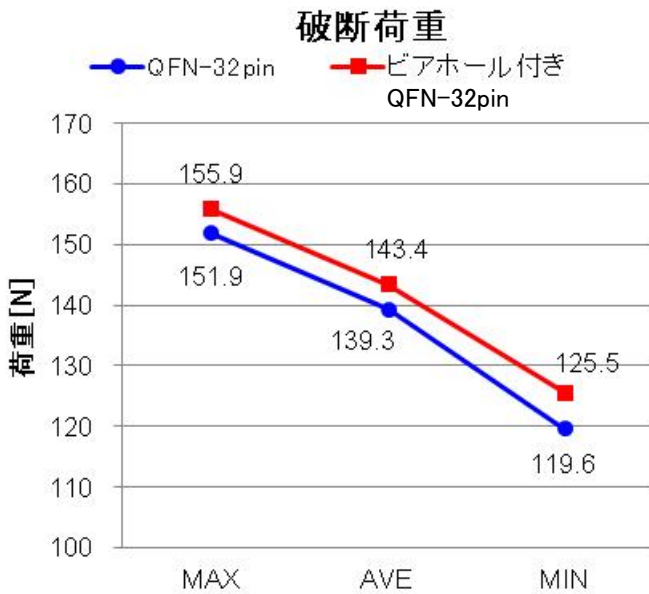
標準的なノンリードパッケージではリードフレーム端子の露出部は酸化しやすく、はんだ濡れ性が低下します。  
ビアホールの形成によりビアホールのめっき部からはんだが濡れ広がるため、信頼性の高いはんだ接合と検査の視認性は車載向けパッケージに適しています。

特許2003-322114（出願日：2003年9月12日）

導体板から成るリードフレームに、半導体パッケージに適応させた配線パターンを多数個形成すると共に、隣り合う配線パターンで共有可能な位置にビアホールを形成し、上記配線パターンの所定位置に半導体チップを搭載して配線した後リードフレームの全体を樹脂封止し、上記ビアホールを半裁する切断線で切り分けて製造したことを特徴とする半導体パッケージ。

# 実装強度測定データ

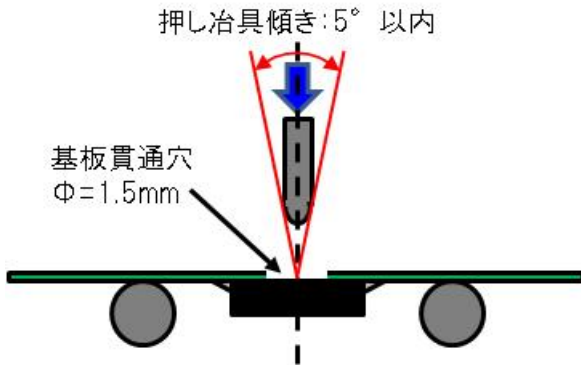
## ◆押し強度試験



破断までの荷重… **5%向上**  
(最小値比較)

### ●試験条件

最大押し込み量：導通破断まで  
押し込み速度：0.1mm/sec  
参考規格：JIS:C 60068-2-21



### ●基板仕様

基材：ガラス布基材エポキシ樹脂銅張積層板  
層数：4層  
銅箔厚み：外層35μm / 内層18μm  
基板サイズ：130mm×30mm  
基板厚み：1.6mm

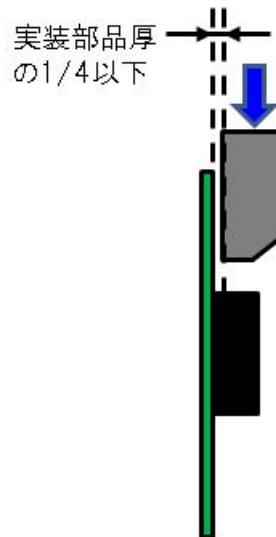
## ◆横押しせん断強度試験



破断までの荷重… **7%向上**  
(最小値比較)

### ●試験条件

最大押し込み量：導通破断まで  
押し込み速度：0.1mm/sec  
参考規格：JEITA ET-7409/102A



※測定データは当社製品での比較データとなります